

(19)  KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 100273981 B1
(43)Date of publication of application: 06.09.2000

(21)Application number: 1019930023495
(22)Date of filing: 06.11.1993

(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
(72)Inventor: AHN, SANG HO

(51)Int. Cl. H01L 23/48

(54) PACKAGE FOR SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: A package for semiconductor device is provided to increase the number of chip pad by mounting a semiconductor chip of a diamond shape on a lead frame of a diamond shape.

CONSTITUTION: A lead frame(20) has a rectangular shape. A semiconductor chip(23) has the same shape as the lead frame(20) and the same interior angle of the lead frame(20). A multitude of chip pad is arranged on the semiconductor chip(23). The lead frame(20) is formed with a die pad(22) of a diamond shape. The semiconductor chip(23) of a diamond shape is mounted on the lead frame(20). A multitude of chip pad and a multitude of inner lead are bonded on the pad of the semiconductor chip(23) by a wire.

COPYRIGHT 2001 KIPO

Legal Status

Date of final disposal of an application (20000831)

Patent registration number (1002739810000)

Date of registration (20000906)

등록특허번호 제0273981호(2000.12.15) 1부.

[첨부그림 1]

10-0273981

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. H01L 23/48		(45) 공고일자	2000년12월15일
		(11) 등록번호	10-0273981
		(24) 등록일자	2000년09월06일
(21) 출원번호	10-1993-0023495	(65) 공개번호	특1995-0015733
(22) 출원일자	1993년11월06일	(43) 공개일자	1995년06월17일
(73) 특허권자	삼성전자주식회사 은종용 경기도 수원시 팔달구 대탄3동 416		
(72) 발명자	안상호		
(74) 대리인	송형남도 천안시 침수동 극동아파트 204동 506호 윤동열		

의사록 : 없음

(54) 반도체 장치용 패키지

요약

이 발명은 반도체 장치용 패키지의 리드 프레임에 관한 것으로써, 칩 패드간의 간격 및 리드 프레임 인너 리드 간격의 한계치를 인하여 조어진 동일한 반도체 칩 면적을 갖는 반도체 칩상에 보다 많은 칩패드를 부여하는데 한계성을 극복하기 위하여, 반도체 리드 프레임의 다이패드용 마플모 형태로 형성하여 배치하고, 이 반도체 리드 프레임상에 동일한 내각을 갖는 마플모 형태의 반도체 칩을 실장하며, 상기 반도체 칩의 패드상에 반도체 리드 프레임의 내각만큼 높이는 다수개의 칩 패드와 이와 대응되어 형성된 다수개의 인너리드가 외곽에 형성되도록 구성 되었다. 따라서 소정의 내각을 갖는 마플모 형태의 리드 프레임상에 이와 대응되는 마플모형 반도체 칩을 실장함으로써 동일한 반도체 칩 면적내에서 칩 패드수를 증가시켜 인너리드 패턴을 보다 다양하게 구성시킬 수 있는 반도체 장치용 패키지에 적용된다.

대표도

도1

발명자

[발명의 명칭]

반도체 장치용 패키지

[도면의 간단한 설명]

제1도는 종래의 반도체 장치용 패키지의 일 실시예를 나타내는 평면도,

제2도는 종래의 정사각형 반도체 칩의 레이-아웃을 나타내는 평면도,

제3도는 종래의 반도체 장치용 패키지의 일 실시예를 나타내는 요부 확대도,

제4도는 이 발명에 따른 반도체 장치용 패키지의 일 실시예를 나타내는 평면도,

제5도는 이 발명에 따른 마플모형 반도체 칩의 레이-아웃을 나타내는 평면도,

제6도는 이 발명에 따른 마플모형 리드 프레임의 일 실시예를 나타내는 평면도,

제7도는 이 발명에 따른 마플모 형태의 칩 내각에 따른 칩패드의 작용예를 나타내는 그래프이다.

[발명의 상세한 설명]

이 발명은 반도체 장치용 패키지의 리드 프레임에 관한 것으로써, 더욱 상세히서는 소정의 내각을 갖는 마플모 형태의 리드 프레임상에 이와 대응되는 마플모형 반도체 칩을 실장함으로써 정사각형 또는 직사각형 반도체 칩과 동일한 반도체 칩 면적내에서 칩 패드수를 증가시켜 인너리드 패턴을 보다 다양하게 구성시킬 수 있는 반도체 장치용 패키지에 관한 것이다.

최근들어 반도체 패키지 분야에 있어서 반도체 소자 자체에 다기능화를 부여하고, 반도체 칩의 대량화 및 리드수의 다량화 추세에 따라, 반도체 장치의 제조 기술뿐만 아니라 그 조립기술의 고도화가 관망되어 요구되어 왔다. 따라서 하나의 반도체 칩에 여러가지의 기능을 부여하다 보니 이에 대응되는 칩 패드수도 증가하고, 그 사이즈도 증대되어 가고 있는 추세에 있다.

제1도는 종래의 반도체 장치용 패키지의 일 실시예를 나타내는 평면도이다.

제1도를 참조하면, 상기 반도체 장치용 패키지는 정사각형 형태의 반도체 리드 프레임(10)과, 상기 반

7-1

7-1

[첨부그림 2]

10-0273981

도체 리드 프레임(10)의 외곽에서 연장되어 서포트바(11)에 의해 지지되어 있는 다이패드(12)와, 상기 다이패드(12)상에 실장되어 있으며 이 반도체 리드 프레임(10)과 동일한 내각을 갖는 동일한 형태의 반도체 칩(13)으로 구성되어 있다.

여기서, 미설명 부호 1A는 반도체 리드 프레임(10)의 사방으로 배열 형성되는 인너리드 영역을 나타내며, L은 한변의 리드 프레임의 길이를 각각 나타낸다.

제 2 도는 종래의 정사각형 반도체 칩의 레이아웃 평면도를 나타내고 있다.

여기서 상기 정사각형 반도체 칩(13)은 반도체 칩 패드(14)와 패드(14) 사이의 피치(p)와 모서리에서의 칩 패드(14)의 아크거리(a)에 따라 인너리드들의 배치 간격이 정해지며 길이(L)만큼의 범위내에서 인너리드들이 배치된다.

이와 같이 구성된 종래의 반도체 장치를 패키지는 제 3 도의 요구 최대도를 참조하면, 제 2 도에 도시된 정사각형 반도체 칩(13)이 다이패드(12)상에 그대로 실장되고, 소정의 리드 피치(p)로 배열 형성된 인너리드(15)와 칩 패드(14)가 와이어(15)에 의해 전기적으로 연결된다.

그러나, 상기와 같은 종래의 반도체 장치를 패키지는, 그러도 적당한 상태에서 리드 프레임의 레이아웃 폭을 최대로 줄인다 하더라도 조립공정중 와이어 본딩때문에 칩 패드간의 간격을 한계치 이하로 줄일 수 없다는 단점이 있다. 또한 반도체 칩에 아무리 칩 패드를 많이 부여하여도 리드 프레임의 인너리드 피치 한계때문에 리드 프레임 제작에 커다란 어려움이 발생되고 있다.

즉, 종래의 반도체 칩의 형상은 정사각형 또는 직사각형 형태를 취하는데 이 형태의 칩을 일반 반도체 장치를 패키지에 탑재 시키기 위해서는 보통 리드 프레임 패드형상을 칩 형상과 동일하게 구성한다. 또한 상기 반도체 칩상의 패드는 주변에 배열 형성된 인너리드들과 전기적으로 연결하기 위하여 디자인을 적절하게 적절히 배열 형성되는데, 상기 반도체 칩과 리드 프레임과의 전기적 연결을 위해 리드 프레임 인너리드 패턴도 와이어 본딩에 적절하게 배열 형성되어야 하는 것이다.

따라서 칩 패드간의 간격 및 리드 프레임 인너리드 간격의 한계치로 면하여 주어진 동일한 반도체 칩 면적을 갖는 반도체 칩상에 보다 많은 칩 패드를 부여하는데 한계가 있으며, 반대로 반도체 칩상에 아무리 많은 칩 패드를 부여해도 리드 프레임 인너리드 간격의 한계 때문에 조립이 불가능해 진다는 단점이 있다.

이를 보다 구체적으로 설명하면, 정사각형 형태의 반도체 칩을 예를들면 a값을 40mm라고 가정하고 반도체 칩 패드의 피치(p)를 120mm라 하면, 상기 반도체 칩(13)에 최대로 적용시킬 수 있는 칩 패드수(N)는 다음 제 1 식과 같다.

$$N = 1 \times \frac{L-2a}{p} \dots\dots\dots (1)$$

즉, 반도체 칩 싸이즈가 5.0 x 5.0mm인 경우 반도체 칩의 패드수(N=104)개 까지 부여할 수 있다.

마찬가지로 상기 반도체 칩을 적용시키기 위하여 리드 프레임 패드를 미생적으로 적용할 수 있도록 상기 칩과 동일한 형태의 정사각형 형태를 취한다면 리드 프레임의 인너리드 피치의 제작 한계에 따른 디자인 용에 상당한 제약을 받게된다.

결과적으로 종래의 반도체 장치를 패키지는 반도체 칩 싸이즈가 5.0 x 5.0mm인 경우 여기에 수용될 수 있는 반도체 칩의 패드는 164개 이상은 불가능하고 또한 리드 프레임 패드 형상을 정사각형 또는 직사각형 형태를 갖는다면 리드 프레임의 인너리드 디자인 제작과 미립 수용할 수 있는 인너리드수도 상당한 제약을 받게 된다.

따라서 이 발명은 상기와 같은 문제점을 해결하기 위한 것으로 이 발명의 목적은, 정사각형 또는 직사각형 반도체 칩과 동일한 반도체 칩 면적에 보다 많은 반도체 칩의 패드를 부여하고, 리드 프레임도 이와 마찬가지로 디자인의 활용성을 부여하여 보다 많은 인너리드를 부여하여 다기능의 반도체 칩에 이에 적용되는 반도체 장치를 패키지를 제공하는데 있다.

상기한 목적을 달성하기 위한 이 발명에 따른 반도체 장치를 패키지의 특징은, 정사각형 형태의 반도체 리드 프레임과 이 반도체 리드 프레임과 동일한 내각을 갖는 동일한 형태의 반도체 칩과, 상기 반도체 칩상에 배열 형성된 다수개의 칩 패드와, 상기 다수개의 칩 패드와 와이어 본딩되는 다수개의 인너리드를 구비하는 반도체 장치를 패키지에 있어서; 상기 반도체 리드 프레임은 다음과 형태로 형성되어 배치되고, 상기 반도체 리드 프레임상에 동일한 내각을 갖는 다음과 형태의 반도체 칩이 실장되며, 상기 반도체 칩의 패드상에 반도체 리드 프레임의 내각 만큼 늘어난 다수개의 칩 패드와 이와 대응되어 형성된 다수개의 인너리드가 와이어 본딩되어 형성되는 점에 있다.

이하, 이 발명에 따른 반도체 장치를 패키지의 하나의 실시예를 첨부된 도면을 참조하여 상세히 설명한다.

제 4 도는 이 발명에 따른 반도체 장치를 패키지의 일 실시예를 나타내는 평면도이다.

제 4 도를 참조하면 이 발명에 있어서, 제 1 도의 종래의 정사각형 또는 직사각형 형태의 반도체 칩 및 리드 프레임의 다이패드 형상과 다른점은 상기 반도체 칩을 다음과 형태로 구성시키고 리드 프레임

7-2

7-2

[첨부그림 3]

10-0273981

일의 패드도 마름모 형태를 취하는 점에 있다.

상기 반도체 장치를 패키지는 본딩에 적합하도록 배열할 수 있는 반도체 리드 프레임(20)의 인너리드 패드(21)와, 상기 반도체 리드 프레임(20)의 외곽에서 연장되어 시프트 바(21)에 의해 지지되어 있는 마름모 형태의 다이패드(22)와, 상기 다이패드(22)상에 실장되어 있으며 이 반도체 리드 프레임(20)과 동일한 내각을 갖는 동일한 형태의 반도체 칩(23)으로 구성되어 있다.

여기서, 이실링 부호 lA' 는 반도체 리드 프레임(20)의 사방으로 배열 형성되는 인너리드 영역을 나타내며, l' 는 한변의 리드 프레임의 길이를 각각 나타낸다.

제 5 도는 이 발명에 따른 마름모형 반도체 칩의 레이아웃의 평면도를 나타내고 있다.

여기서 상기 마름모형 반도체 칩(23)은 반도체 칩 패드(24)와 패드(24) 사이의 피치(p)와 모서리에서의 칩 패드(24)의 이격거리(a)에 따라 인너리드들의 배치 간격이 정해진다. 이때 상기 반도체 칩(23)은 모서리 부분에서 a 각을 갖도록 형성되어 있다.

이와 같이 구성된 이 발명에 따른 반도체 장치를 패키지는 제 6 도에 도시된 바와 같이 마름모형 반도체 칩이 다이패드(22)상에 그대로 실장되고, 소정의 α' 각을 갖는 다이패드(22) 형상을 하고 있다.

따라서 반도체 칩 및 리드 프레임 패드의 레이아웃을 실현하기 위해서는 그 내각(α , α')이 50° 이상으로 되어야 한다.

즉, 반도체 칩의 내각(α)을 60° 로 취했을때와 정사각형 형태의 반도체칩과의 차이를 설명하면, 정사각형 형태의 반도체 칩 세베스가 $25mm(5.0 \times 5.0mm)$ 라고 할때, 정사각형 형태의 반도체 칩과 동일한 마름모 형태의 반도체 칩에 적용시킬 수 있는 칩 패드의 수는 176개까지 가능하다(정사각형 형태일 때는 164개).

이와 같은 마름모 내각에 따라 기대할 수 있는 효과를 다음의 표 1에 나타내었다.

[표 1]

단위 : mm

α 형상	l'	$l' (l=5)$	N
60°	1.1426L	5.712	187EA
60°	1.0476L	5.373	176EA
70°	1.0318L	5.158	163EA
80°	1.0077L	5.033	165EA

이때, 상기의 같은 표 1을 만족시키기 위한 조건은 $a=40\mu m$, $p=120\mu m$ 이고 $l' = a / \sin \alpha \times l$ 로 된다.

이와 같이 표 1에 의해 얻어질 수 있는 효과는 제 7 도에 나타내었다.

제 7 도를 참조하면, 50° 근처의 마름모 내각(α)범위내에서 칩 패드의 수가 대략 187개로 되며, 각도가 적어질수록 더 많은 수로 칩 패드가 증가됨을 알 수 있다.

여기서 마름모 형태의 반도체 칩을 적용하기 위하여 마름모 형태의 리드 프레임 패드를 구성시켰는데, 그 효과는 마름모 형태의 칩에서 나타난 효과와 동일하게 정사각형 또는 직사각형 리드 프레임 패드와 동일한 면적을 갖는 마름모 형태의 리드 프레임 패드는 외곽 물레의 길이가 크게되므로 인너리드 패드의 디자인 영역이 넓어져 보다 많은 인너리드들을 삽입할 수 있다.

예를들면, 정사각형 형태의 다이패드를 갖는 리드 프레임에서 인너리드 피치가 $0.2mm$ 일 때 인너리드가 배열될 수 있는 수는 제 4 도에 도시된 바와 같이 p 각이 크면 클수록 인너리드가 배열될 수 있는 수는 증가하지만, $p=0^\circ$ 라고 가정하고 인너리드가 배열될 수 있는 한변의 길이를 l 이라고 하면, 인너리드 폭이 $0.125mm$ 이고, l 값이 $5mm$ 인 경우 한변에 적용할 수 있는 인너리드의 수는 24개인데 반하여 마름모 형태의 $\alpha=60^\circ$ 의 내각을 갖는 패드의 수는 26개까지 수용할 수 있는 장점이 있는 것이다.

다음의 표 2는 마름모 형태의 리드 프레임 패드 내각(α')에 따라 한변(l')에 수용할 수 있는 인너리드의 수를 나타내고 있다.

7-3

7-3

[첨부그림 4]

10-0273981

[표 2]

단위 : mm

α 각도	L'	L' (l=5)	N'
50°	1.1425L	5.712	27EA
60°	1.0476L	5.375	26EA
70°	1.0316L	5.158	25EA
80°	1.0077L	5.038	24EA

이때, 상기와 같은 표 1을 만족시키기 위한 조건중 N'는 한변에서 수용할 수 있는 인너리드의 수를 나타 내는 것으로 (L'-리드폭)/인너리드 피치에 해당되는 값으로 되며, 여기서 $L' = \frac{L}{\sin \alpha} \times l$ 로 된다.

그러나, 상기와 같은 데이터는 $\theta=0^\circ$ 라고 가정한 상태에서 이론적인 값이며, 실질적으로는 이 보다 더 많은 인너리드를 삽입할 수 있다.

상기와 이 발명은 기존의 정사각형 또는 직사각형 형태의 칩 및 리드 프레임 패드 형상을 마름모 형태의 칩으로 구성시킴과 동시에 리드 프레임 패드도 마름모 형태를 취함으로써 정사각형 또는 직사각형과 동일한 면적의 반도체 칩에서 그 칩 패드의 수를 늘릴 수 있고, 이와 동일하게 리드 프레임의 인너리드 패턴 을 보다 다양하게 구성시킬 수 있을 뿐만 아니라 인너리드수를 늘릴 수 있는 효과가 있다.

(5) 청구의 범위

청구항 1

정사각형 형태의 반도체 리드 프레임과 이 반도체 리드 프레임과 동일한 내각을 갖는 동일한 형태의 반도체 칩과, 상기 반도체 칩상에 배열 형성된 다수개의 칩 패드와, 상기 다수개의 칩 패드와 와이어 본딩되는 다수개의 인너리드를 구비하는 반도체 장치용 패키지에 있어서, 상기 반도체 리드 프레임은 마름모 형태의 다이패드로 형성되어 배치되고, 상기 반도체 리드 프레임상에 동일한 내각을 갖는 마름모형태의 반도체 칩이 실장되며, 상기 반도체 칩의 패드상에 반도체 리드 프레임의 내각만큼 늘어난 다수개의 칩 패드와 이와 대응되어 형성된 다수개의 인너리드가 와이어 본딩되어 형성되는 반도체 장치용 패키지.

청구항 2

제1항에 있어서, 상기 마름모 형태의 반도체 리드 프레임은 그 내각이 50° 이상으로 되는 반도체 장치용 패키지.

청구항 3

제1항에 있어서, 상기 마름모 형태의 반도체 리드 프레임에 실장되는 반도체 칩은 그 내각이 50° 이상으로 되는 반도체 장치용 패키지.

도면

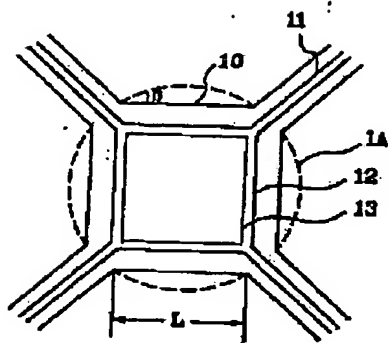
7-4

7-4

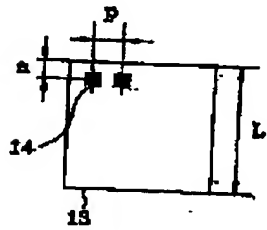
[첨부그림 5]

10-0275981

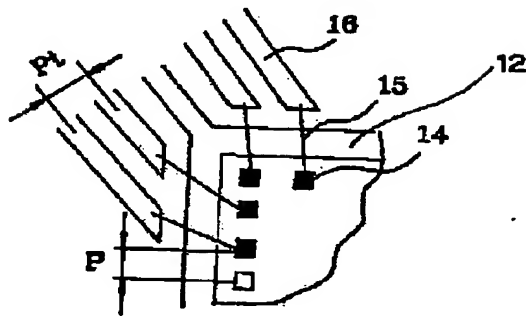
도면1



도면2



도면3



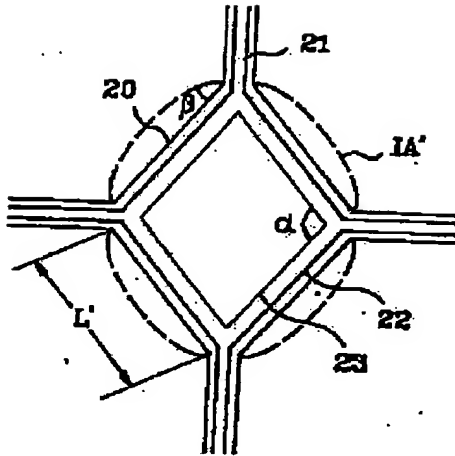
7-5

7-5

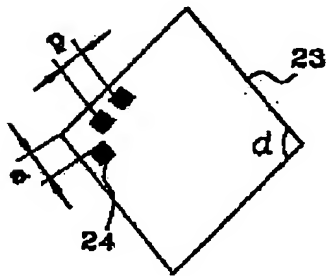
[첨부그림 6]

10-0273981

도 24



도 25

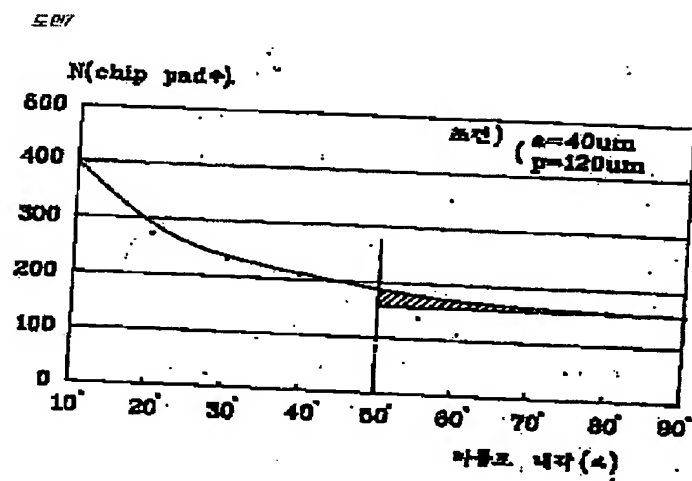
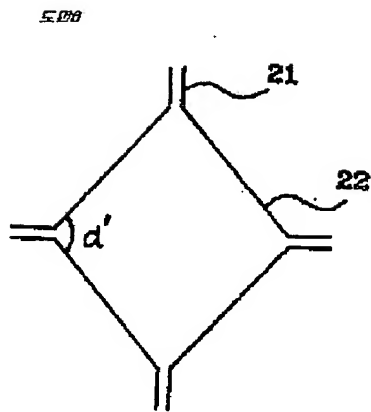


7-6

7-6

[첨부그림 7]

10-0273381



7-7

7-7